

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号

特開平5-335474

(43)公開日 平成5年(1993)12月17日

(51)Int.Cl.<sup>5</sup>

H 0 1 L 23/50

識別記号

庁内整理番号

F I

技術表示箇所

Y 9272-4M

U 9272-4M

X 9272-4M

審査請求 未請求 請求項の数3(全 4 頁)

(21)出願番号 特願平4-141876

(22)出願日 平成4年(1992)6月3日

(71)出願人 000000295

沖電気工業株式会社

東京都港区虎ノ門1丁目7番12号

(72)発明者 高原 勝

東京都港区虎ノ門1丁目7番12号 沖電気

工業株式会社内

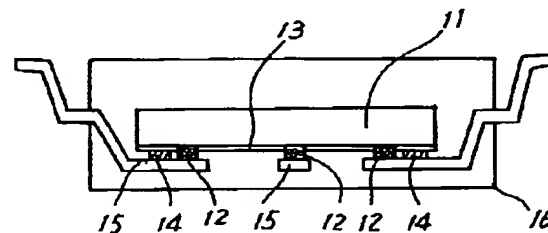
(74)代理人 弁理士 清水 守 (外2名)

(54)【発明の名称】 樹脂封止半導体装置

(57)【要約】

【目的】 パッケージ本体の幅方向寸法と厚さ方向寸法を小さくし、信号処理速度の向上とパッケージの小型化・薄型化を図る。

【構成】 樹脂封止半導体装置において、多数の突起電極12を有する半導体素子11と、その半導体素子11の周縁部に形成される絶縁基材14と、その絶縁基材14上に位置し、その絶縁基材14内部の突起電極12に直接接続される外部接続リードを設ける。



12: 突起電極

13: 保護膜

## 【特許請求の範囲】

【請求項1】(a)多数の突起電極を有する半導体素子と、

(b)該半導体素子の周縁部に形成される絶縁基材と、

(c)該絶縁基材上に位置し、該絶縁基材内部の前記突起電極に直接接続される外部接続リードを具備する樹脂封止半導体装置。

【請求項2】前記半導体素子の突起電極側と反対側にアイランドを固定してなる請求項1記載の樹脂封止半導体装置。

【請求項3】前記アイランドと共通電位を有する外部接続リードを重ね合わせたことを特徴とする請求項2記載の樹脂封止半導体装置。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は、半導体素子を樹脂封止する樹脂封止形の半導体装置に関するものである。

## 【0002】

【従来の技術】従来、このような分野の技術としては、例えば、実開昭55-423496号、特開平1-123428号、特開昭59-92556号、特開昭61-236130号公報に開示されるものがあった。図3はかかる従来の半導体素子の樹脂封止形の装置の構成図である。

【0003】この図に示すように、1はアイランド2上に接合され、その縁部に多数の電極3を有する半導体素子、4はこの半導体素子1の周囲に設けられ、例えばAu等のワイヤ5によって前記電極3に接続される外部リード、6はこの外部リード4の一部、前記ワイヤ5、前記アイランド2及び半導体素子1を封止するパッケージ本体である。

【0004】このように構成された樹脂封止形の半導体素子においては、半導体素子1の取り付け時のずれを考慮すると、アイランド2のサイズを半導体素子1より大きい寸法に設定する必要があり、また、外部リード4の先端とアイランド2間の距離リード間をリードフレーム加工、ワイヤリング性を考慮する必要がある。

## 【0005】

【発明が解決しようとする課題】しかしながら、上記構成の半導体装置では、半導体素子が高集積化されるにしたがい、大型化、厚型化されると共にリードの本数が増大すると、多数のリードを半導体素子周辺に配置する場合に、該リード先端を一定の余裕を持って配列しなければならないため、半導体素子からリードまでの距離が長くなり、信号処理の遅延が生じることになる。また、パッケージ本体に収納可能な半導体素子サイズ余裕がなくなるため、パッケージ本体が大型化、厚型化する。

【0006】本発明は、以上述べた半導体装置の信号処理速度遅延とパッケージ本体の大型化、厚型化を解決するために、パッケージ本体の幅方向寸法と厚さ方向寸法

を小さくし、信号処理速度の向上とパッケージの小型化・薄型化を図ることができる樹脂封止半導体装置を提供することを目的とする。

## 【0007】

【課題を解決するための手段】本発明は、上記目的を達成するために、樹脂封止半導体装置において、多数の突起電極を有する半導体素子と、その半導体素子の周縁部に形成される絶縁基材と、その絶縁基材上に位置し、その絶縁基材内部の前記突起電極に直接接続される外部接続リードを設けるようにしたものである。

## 【0008】

【作用】本発明によれば、上記したように、突起電極が半導体素子のどの位置にでも設けられるため、外部接続リードとの接続に自由度が大きく、外部接続リードとの接続が突起電極とワイヤを用いなくて直接接続できる。したがって、半導体装置の高機能、高集積化に伴い半導体素子が大きくなっても、パッケージ本体の幅方向の寸法も、厚さ方向の寸法も大きい寸法に設定する必要がなくなり、小型化・薄型化を図ることができる。

## 【0009】

【実施例】以下、本発明の実施例について図面を参照しながら詳細に説明する。図1は本発明の実施例を示す樹脂封止半導体装置の平面図、図2は図1のA-A線断面図である。これらの図において、11は半導体素子であり、表面に厚さ1 $\mu$ m～3 $\mu$ mの厚さを有するポリイミド系あるいはプラズマ窒化膜等の保護膜13と、半田、Au等の突起電極12を有している。14はポリイミド系あるいはエポキシ系等の絶縁基材であり、半導体素子11上面にある外部接続リード15の突起電極12と接続される領域以外のインナーリード下面に位置し、インナーリードの振動防止と、インナーリードと半導体素子11が接続される時のメカニカル応力保護を兼ねている。外部接続リード15のインナーリードと突起電極12は、リフローあるいは熱圧着で接続し、その後、樹脂封止成形により完成する。なお、16はパッケージ本体である。

【0010】この実施例においては、アイランドが省略されている。次に、図4は本発明の他の実施例を示す樹脂封止半導体装置の平面図、図5は図4のB-B線断面図である。なお、上記実施例と同様の部分については、同じ番号を付し、その説明は省略する。これらの図に示すように、この実施例においては、アイランド17が付加され、半導体素子11の突起電極12と外部接続リード15を接続する前にアイランド17に半導体素子11をAu、Ag、絶縁ペースト等のダイスボンディング材19でダイスボンディングし、アイランド17と共通電位(接地電位を含む)を有する外部接続リード15aとを、その外部接続リード15aの部分15bにおいて、重ね合わせて配置し、その後、樹脂封止成形を行い完成する。なお、18はアイランド17のサポートである。

【0011】なお、本発明は上記実施例に限定されるものではなく、本発明の趣旨に基づいて種々の変形が可能であり、これらを本発明の範囲から排除するものではない。

#### 【0012】

【発明の効果】以上、詳細に説明したように、本発明によれば、次のような効果を奏することができる。

(1) 突起電極が半導体素子のどの位置にでも設けられるため、外部接続リードとの接続に自由度が大きく、外部接続リードとの接続が突起電極とワイヤを用いずに直接接続できるため、半導体装置の高機能、高集積化に伴い半導体素子が大きくなっても、パッケージ本体の幅方向の寸法も、厚さ方向の寸法も大きい寸法に設定する必要がなくなり、小型化・薄型化を図ることができる。

【0013】(2) このように、パッケージ本体の幅方向の寸法も、厚さ方向の寸法も大きい寸法に設定する必要がなくなり、小型化・薄型化により、同時に信号処理速度の向上を図ることができる。

(3) 半導体素子上で突起電極と接続される領域外のインナーリードに絶縁基材を貼り付けたことにより、インナーリードの振動を防止することができるようになり、接続部の接合安定性と信頼性が得られる。

【0014】(4) 同時にインナーリード接続時のメカニカル応力ダメージを絶縁基材が吸収することにより、半導体素子の損傷を防止することができる。

(5) 半導体素子の回路で電源、GHDパターンの突起電極を半導体素子上に複数設け、外部接続リードを半導体素子の中央に通る1本と接続することによって、電源、GHDパターンの長さが短くなり、その上容易になる。したがって、電源、GHD抵抗増によるノイズ余裕が増し、同時に半導体素子を小さくでき、高集積化を図ることができる。

【0015】(6) 大電流が必要なパワー半導体素子においても複数のGHDを設けることにより、電流の分流が容易になり、動作時に発生する熱量を低下させることができ、直接リードを伝わって熱を逃すことができるので、極めて熱抵抗の小さい、放熱性に優れた樹脂封止半導体装置を得ることができる。

(7) アイランド付きのリードフレームにおいては、半導体素子をダイスボンド材によってボンディングし、アイランドと外部接続リードフレームとを重ね合わせるように配置して、半導体素子の突起電極と接続し封止樹脂で成形する場合、封止樹脂成形時の樹脂圧力に対して上下のバツキ強度が増し、パッケージ本体中の半導体素子の位置が安定した最適化構造が得られる。

#### 【図面の簡単な説明】

【図1】本発明の実施例を示す樹脂封止半導体装置の平面図である。

【図2】図1のA-A線断面図である。

【図3】従来の半導体素子の樹脂封止形の装置の構成図である。

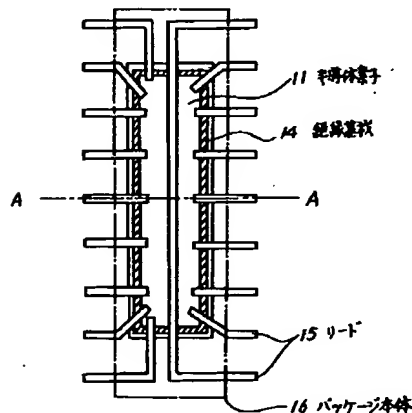
【図4】本発明の他の実施例を示す樹脂封止半導体装置の平面図である。

【図5】図4のB-B線断面図である。

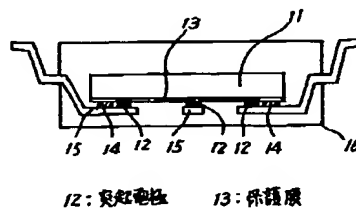
#### 【符号の説明】

- 11 半導体素子
- 12 突起電極
- 13 保護膜
- 14 絶縁基材
- 15 外部接続リード
- 15a 共通電位を有する外部接続リード
- 17 アイランド
- 18 アイランドのサポート
- 19 ダイスボンド材

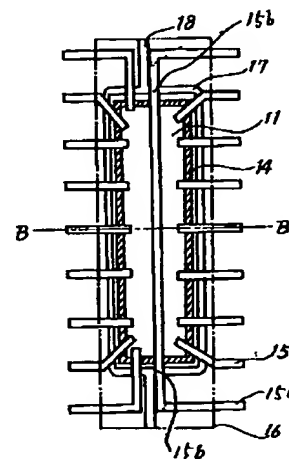
【図1】



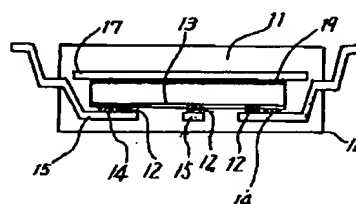
【図2】



【図4】



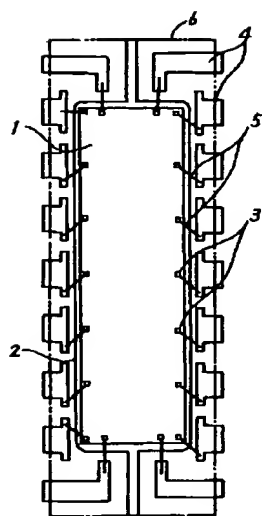
【図5】



(4)

特開平5-335474

【図3】



PAT-NO: JP405335474A  
DOCUMENT-IDENTIFIER: JP 05335474 A  
TITLE: RESIN SEALED SEMICONDUCTOR DEVICE  
PUBN-DATE: December 17, 1993

INVENTOR-INFORMATION:  
NAME  
TAKAHARA, MASARU

ASSIGNEE-INFORMATION:  
NAME COUNTRY  
OKI ELECTRIC IND CO LTD N/A

APPL-NO: JP04141876  
APPL-DATE: June 3, 1992

INT-CL (IPC): H01L023/50  
US-CL-CURRENT: 257/666, 257/696

ABSTRACT:

PURPOSE: To shorten the dimensions in the width and thickness directions of a package main body for attaining the acceleration of signal processing rate as well as the miniaturization and thinning of the package.

CONSTITUTION: Within the title resin sealed semiconductor device, a semiconductor element 11 having multiple protruded electrodes 12, multiple insulating base materials 14 formed on the peripheral part of the semiconductor element 11 as well as outer lead connecting leads 15 positioned on the insulating base materials 14 and directly connected to the

bump electrodes 12  
inside the insulating base materials 14 are provided in the  
device.

COPYRIGHT: (C)1993,JPO&Japio